

DIGITÁLIS TECHNIKA

Dr. Oniga István

A tananyag elkészítését az EFOP-3.4.3-16-2016-00021 számú projekt támogatta.
A projekt az Európai Unió támogatásával, az Európai Szociális Alap társfinanszírozásával valósult meg.

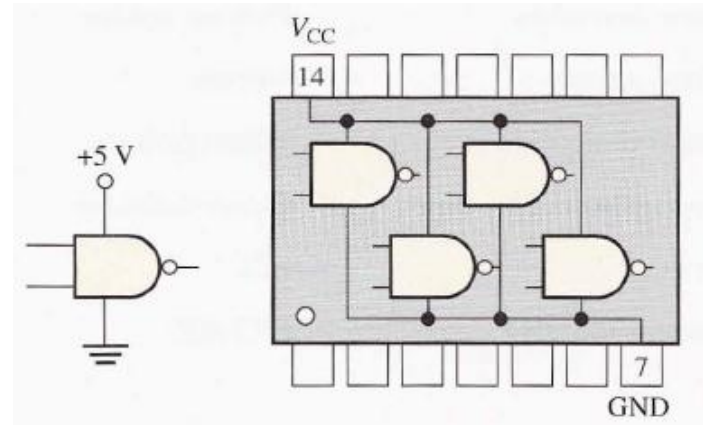
Digitális integrált áramkörök technológiája

- A logikai áramkörök megépítéséhez először is ki kell választanunk a megfelelő integrált áramköröket (IC-ket).
 - Milyen sebességet követelünk meg a berendezésünktől?
 - Mekkora lehet a teljesítmény felvétele?
 - Milyen körülmények között fog működni (környezetből érkező elektromos vagy egyéb zavaró tényezők)?
 - stb.
- Az IC-ket a gyártási technológiájuk, főbb paramétereik alapján családokba soroljuk:
- Két elterjedtebb IC technológia létezik
 - CMOS (complementary metal-oxide semiconductor)
 - TTL (transistor-transistor logic)

Logikai áramkörök jellemzői (1)

- Tápfeszültség

- TTL: +5V
- LVTTTL: +3,3V
- CMOS: + 5 V, + 3,3 V, + 2,5 V, és +1,2 V



- Integrált áramkörök feszültségszintjei

- Logikai 0-s vagy 1-es feszültségszintek ?
- *L (low, alacsony)* - nulla Volthoz közeli szint
- *H (high, magas)* - a tápfeszültséghez közeli szint.
- A feszültségszintek és a logikai értékek egymáshoz rendelése kétféleképpen történhet :
 - pozitív logika szerint: az L szint a logikai nullát, a H szint a logikai egyest jelöli,
 - negatív logika szerint: az L szint a logikai egyest, a H szint a logikai nullát jelöli.

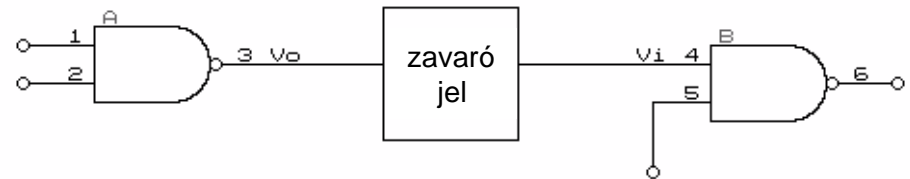
Pozitív		Negatív
1 logic (High)	$V_{H(max)}$	0 logic (High)
Tiltót	$V_{H(min)}$	Tiltót
0 logic (Low)	$V_{L(max)}$	1 logic (Low)
	$V_{L(min)}$	

Logikai áramkörök jellemzői (2)

Zavarvédetség

- Zavar (zavaró jel):

- Az áramkör jelvezetékein keletkező rendellenes feszültségimpulzus
- Elektromágneses térerő – induktív csatolás
- Nagyfrekvenciás - kapacitív csatolás
- Az ipari környezetben működő hálózatokat

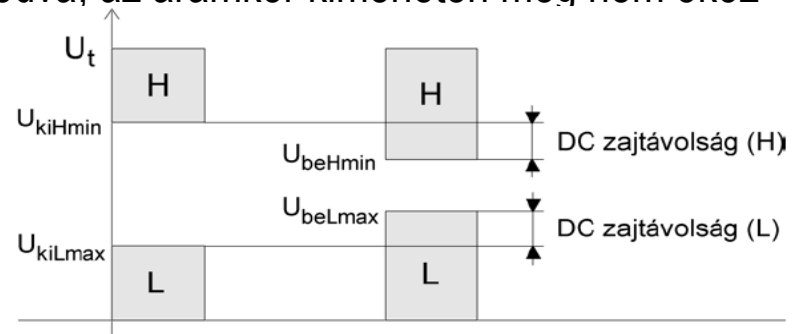


- A helyes működés feltételei:

- $U_{beL \max} > U_{kiL \max}$;
- $U_{beH \min} < U_{kiH \min}$.

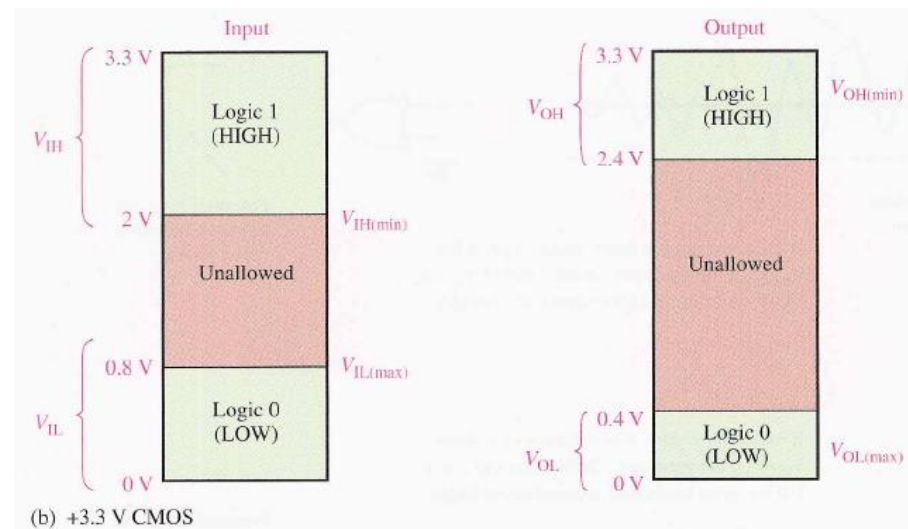
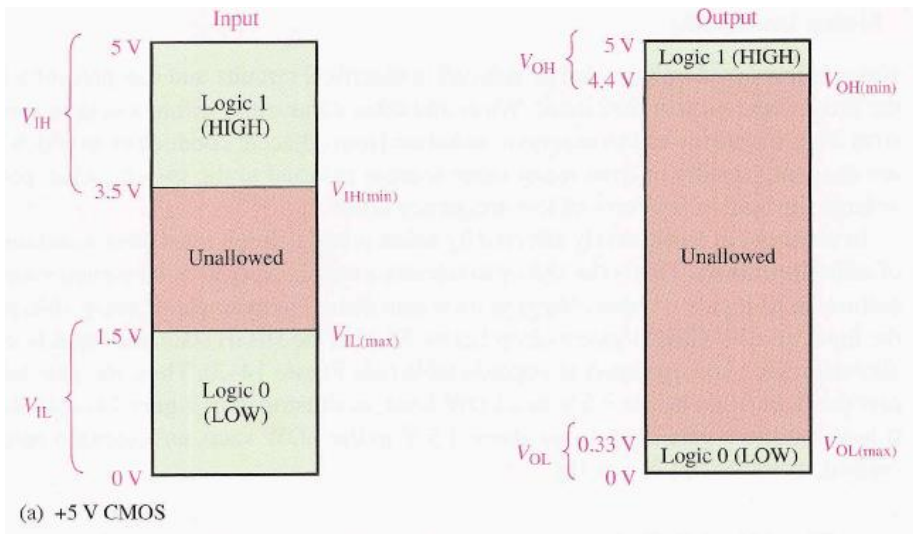
- DC zajtávolság - Egy áramkör zavarvédetségén – immunitásán - azt a feszültségértéket értjük, amely az áramkör bemeneti jelére szuperponálódva, az áramkör kimenetén még nem okoz logikai szintváltást

- $U_{zvL} = V_{beL \max} - V_{kiL \max}$
- $U_{zvH} = V_{kiH \min} - V_{beH \min}$



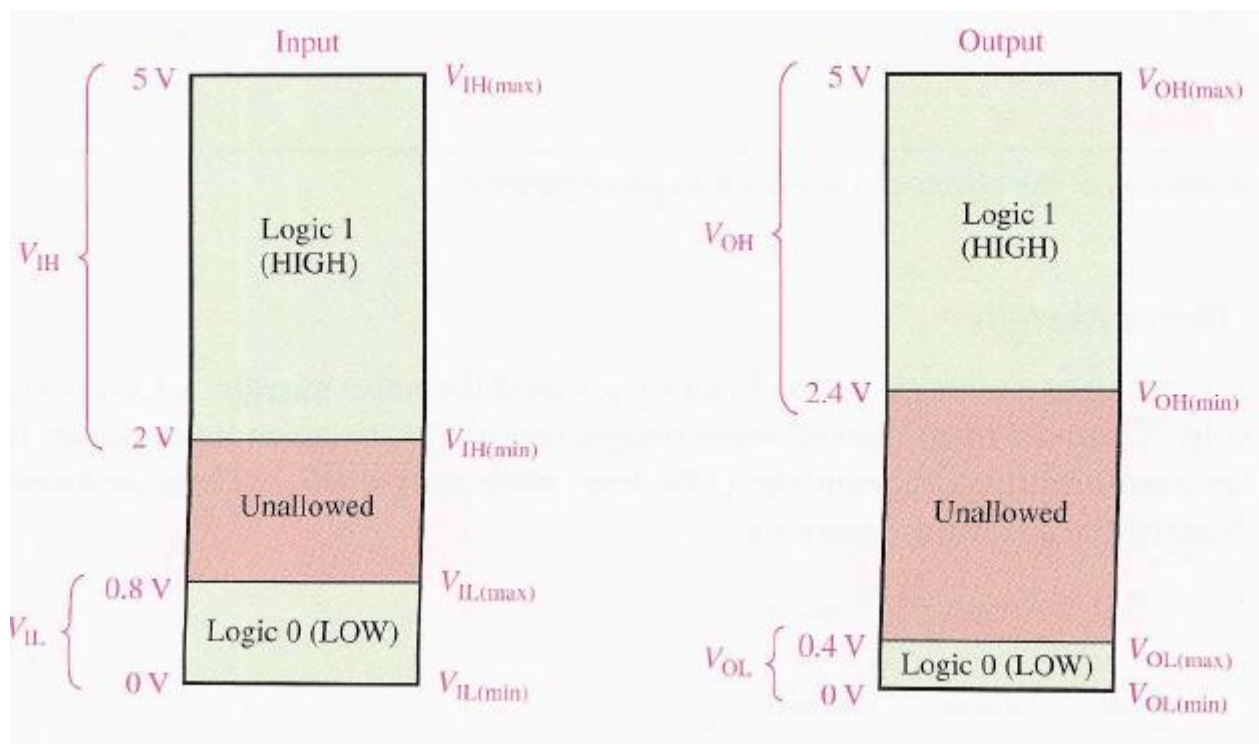
Logikai áramkörök jellemzői (3)

CMOS Integrált áramkörök feszültség szintjei



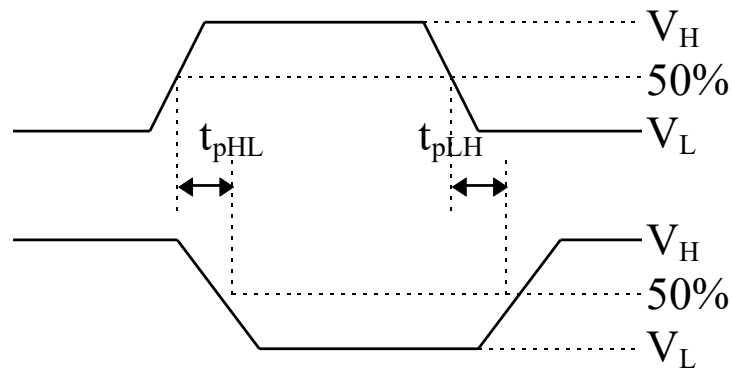
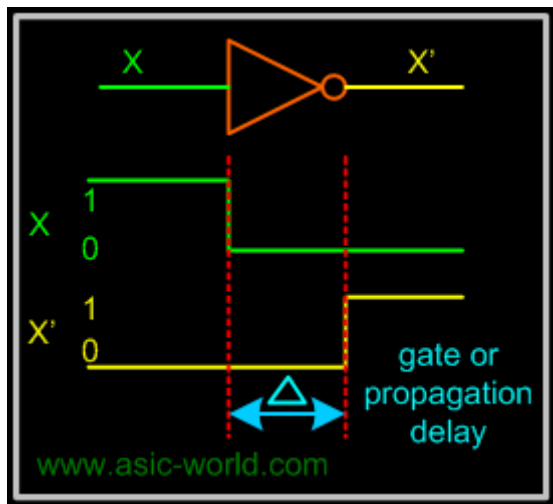
Logikai áramkörök jellemzői (4)

TTL Integrált áramkörök feszültség szintjei



Logikai áramkörök jellemzői (5)

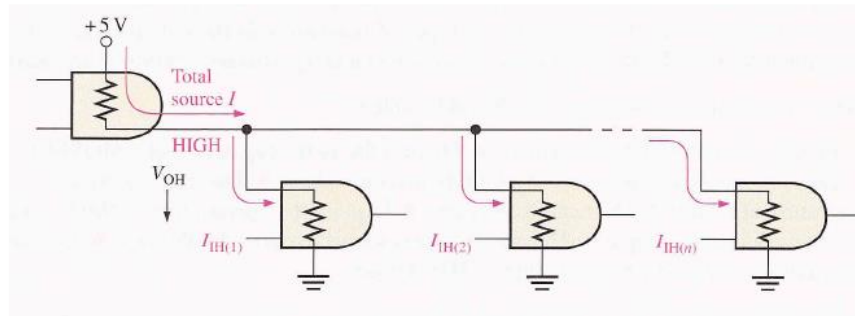
Jelterjedési idő



$$t_p = (t_{pLH} + t_{pHL}) / 2.$$

Logikai áramkörök jellemzői (6)

Terhelhetőség, Fan-out



- egy logikai elem kimenetére legfeljebb hány bemenet csatlakoztatható (*Fan-out*)
- a kimeneten leadott illetve a bemeneteken felvett áramok nagysága határozza meg
- Pl. egy adott család esetében

$$- I_{kiLmax} = 16\text{mA}$$

$$- I_{kiHmax} = 0,4\text{mA}$$

$$- I_{beLx} = 1,6\text{mA}$$

$$- I_{beH} = 40\mu\text{A}$$

$$FO_L = I_{kiLmax} / I_{beL}$$

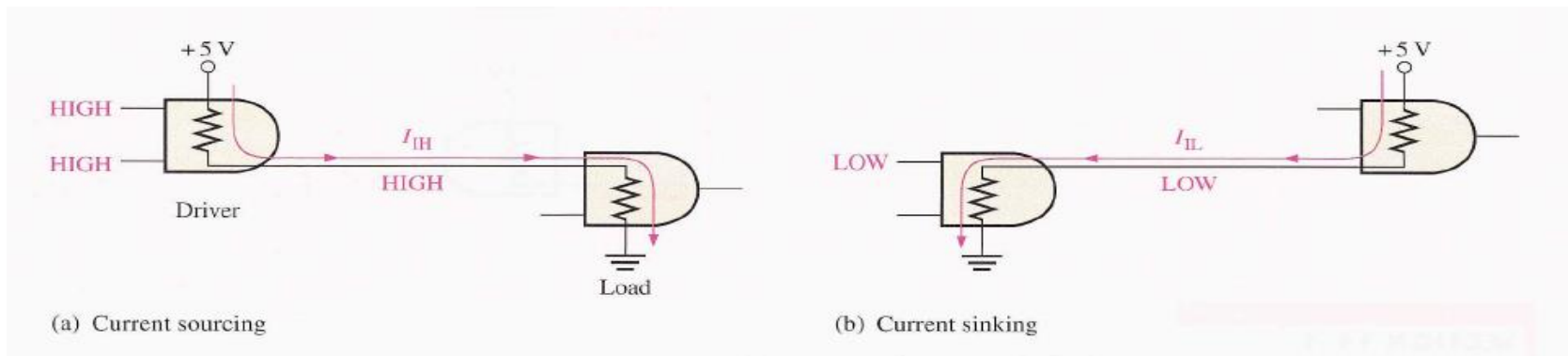
$$FO_H = I_{kiHmax} / I_{beH}$$

$$FO = \min (FO_L, FO_H).$$

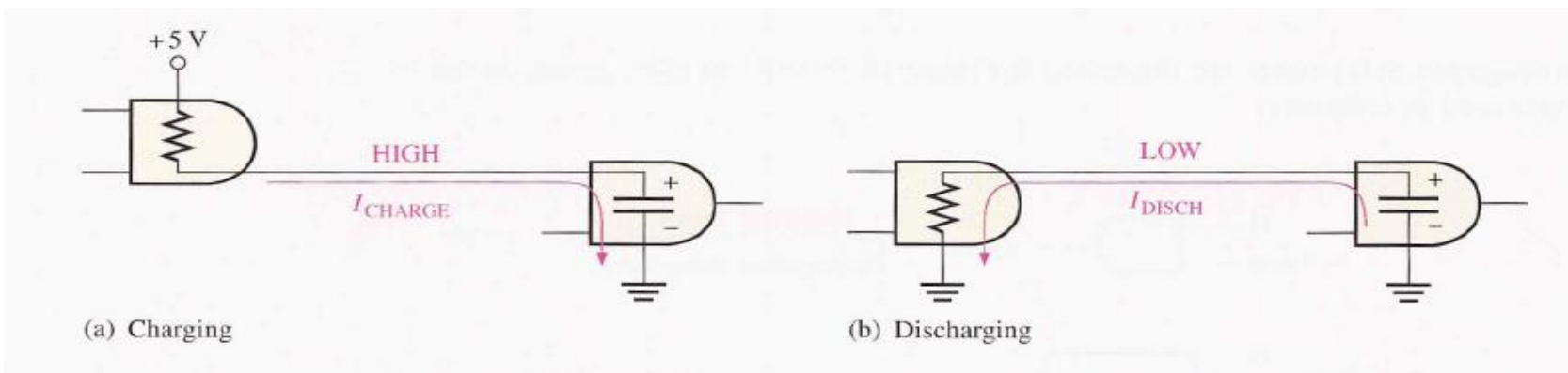
Logikai áramkörök jellemzői (7)

Terhelhetőség, Fan-out

TTL



CMOS – kapacitív terhelés, minél nagyobb annál kisebb a működési frekvencia

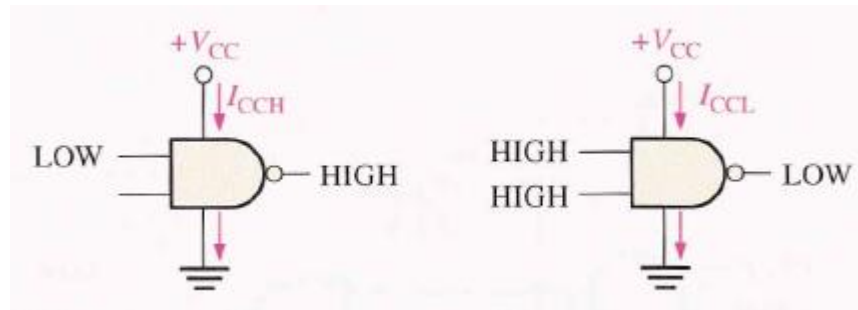


Logikai áramkörök jellemzői (8)

Teljesítményfelvétel

- Disszipáció: az a teljesítmény, amely hővé alakul
- Ha a logikai áramkört 50% kitöltésű tényezőjű órajellel kapcsolgatjuk

$$I_{CC} = (I_{CCH} + I_{CCL}) / 2$$



$$P_D = V_{CC} I_{CC}$$

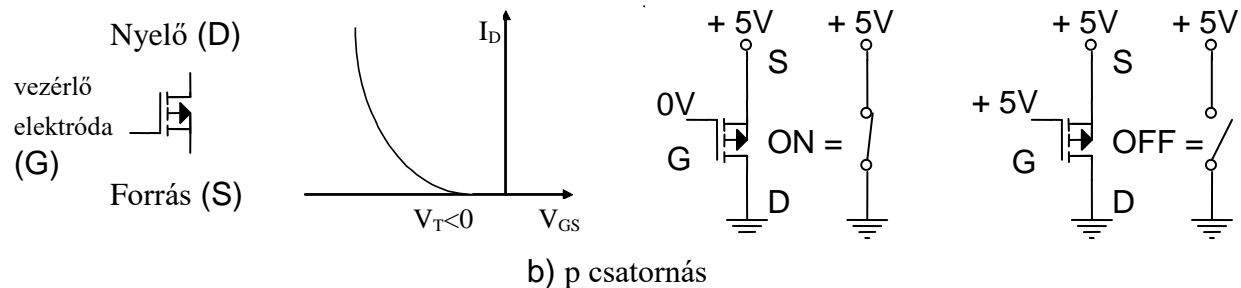
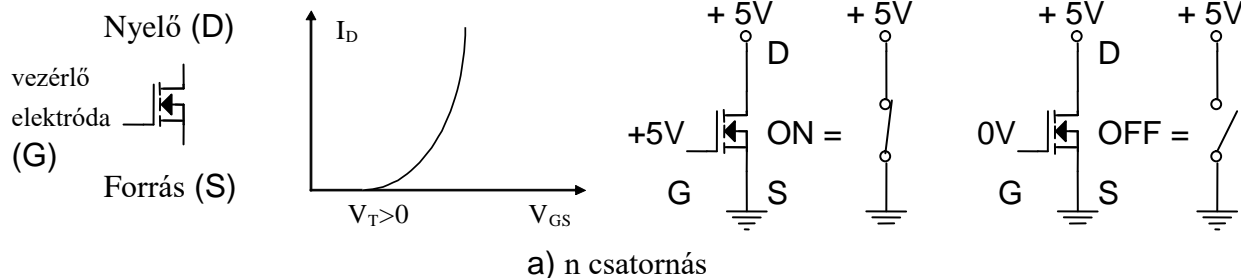
Logikai áramkörök jellemzői (9)

Minőségi tényező

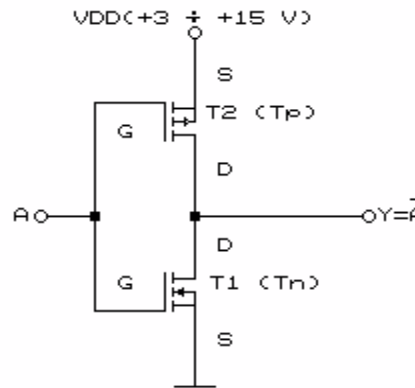
Csoport	Család	Jelterjedési idő t_{pd} [ns]	Teljesítményfelvétel P_d [mW]	Minőségi tényező
Bipoláris	TTL (standard)	10	10	100
Bipoláris	HTTL	6	22	132
Bipoláris	LPTTL	35	1	35
Bipoláris	STTL (Schottky)	3	20	60
Bipoláris	LPSTTL	10	2	20
Bipoláris	TSL	3	22	66
Bipoláris	ECL	< 1	50	50
Bipoláris	I ² L	>10	> 0,01	< 1
MOS	PMOS	50	1	50
MOS	NMOS	20	1	20
MOS	CMOS	30	≈ 0,1	3

CMOS rendszerű kapuk

- MOS-FET (Metal Oxide Semiconductor - Field Effect Transistor) - tervezérelt tranzisztorok
- CMOS = komplementer - MOS integrált áramkörök p és n csatornás növekményes típusú MOS tranzisztor-párokból épülnek fel.



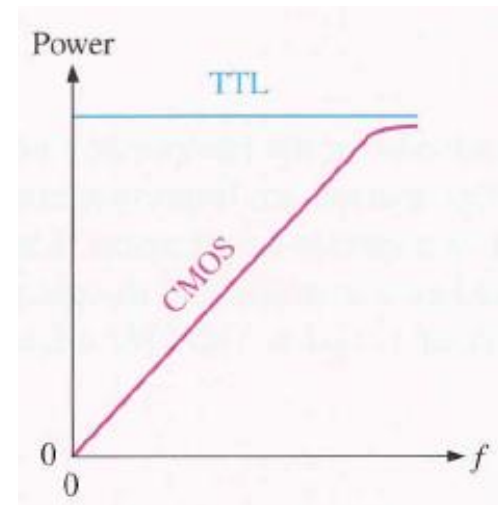
CMOS inverter



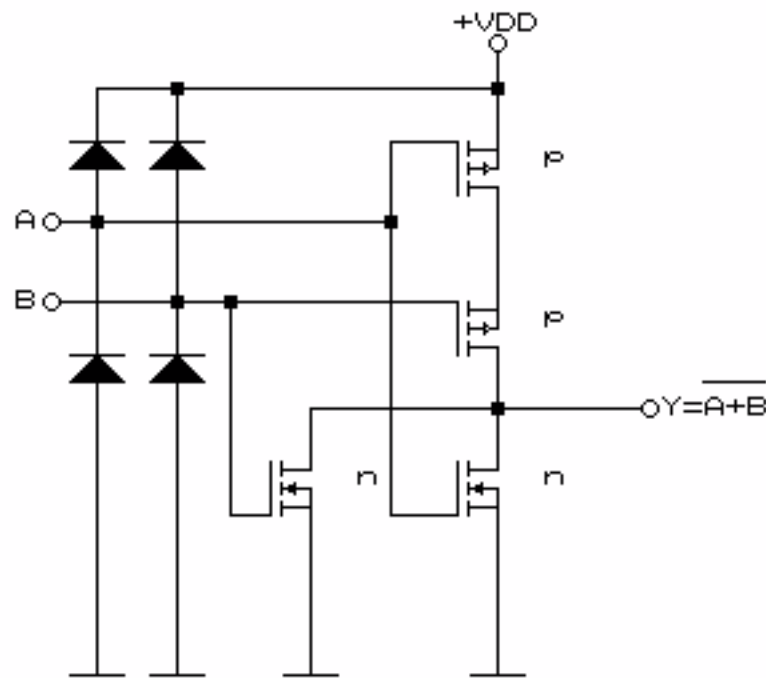
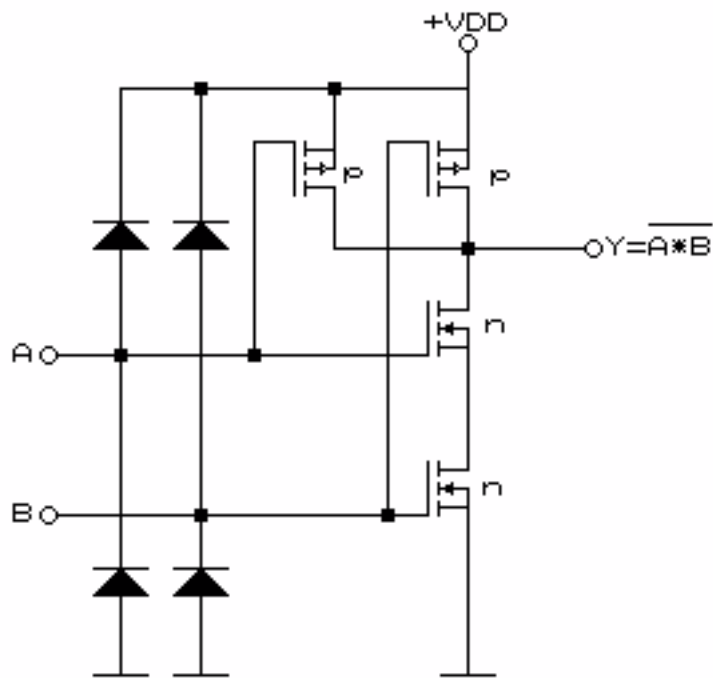
- Minden vezérlési állapotban (H vagy L szintnél) csak az egyik tranzisztor vezet. Az alacsony szintű (V_{SS}) bemenő jelnél az n csatornás (T1) tranzisztor zár, ugyanakkor a T2 tranzisztor nyit. A kimenet - a vezető T2 tranzisztor kis csatorna-ellenállásán keresztül - az V_{DD} tápfeszültség pontra kapcsolódik.
- Az V_{DD} szintű vezérlésnél a tranzisztorok állapota felcserélődik, s ezért a kimeneti feszültség szint jó közelítéssel az V_{SS} értékével fog megegyezni.
- Az áramkör a logikai tagadást valósítja meg.

CMOS inverter jellemzői

- Nyugalmi állapotban a CMOS kapu nagyon kis fogyasztású mivel mindig legálabb egyik tranzisztor zár (a disszipáció is 10 nW nagyságrendű).
- A két tranzisztor átkapcsolása között átfedés jöhet létre.
- Amikor mindkét tranzisztor vezet - átmenetileg megnő a tápáram felvétel.
- A disszipáció frekvenciafüggő - Jellemző értéke $1\mu\text{W}/\text{kHz}$ körüli.
- A MOS tranzisztorok küszöbfeszültsége $V_T = 2\text{V}$.
- Az áramkör széles tápfeszültség tartományban használható. Ez az áramkör családok legtöbbszörénél 3-15 V lehet.
- A CMOS áramkörök korábbi változataiban az átlagos jelterjedési idő $t_{pd}=50\text{ ns}$.
- A legújabb fejlesztések eredményeként már léteznek a normál TTL sorozat késleltetési idejét megközelítő CMOS áramkörök is.

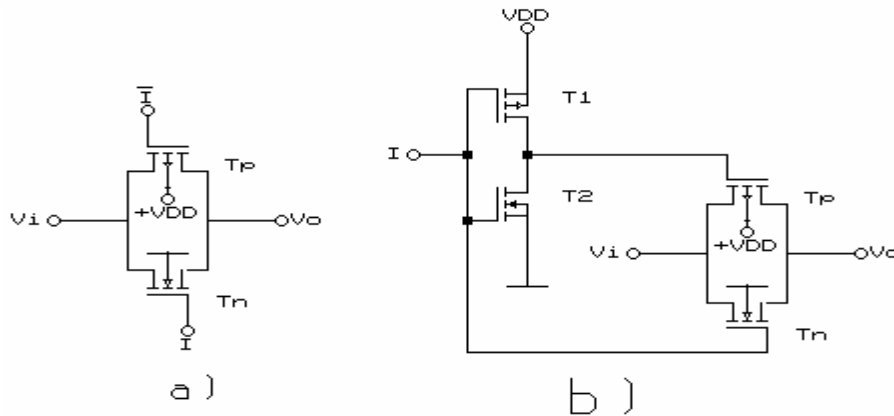


CMOS NAND és NOR



. **VAGY-NEM (NOR), ÉS-NEM (NAND).**

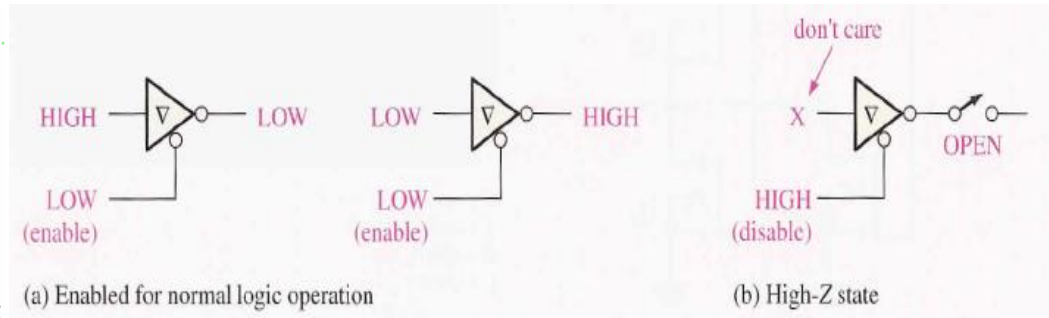
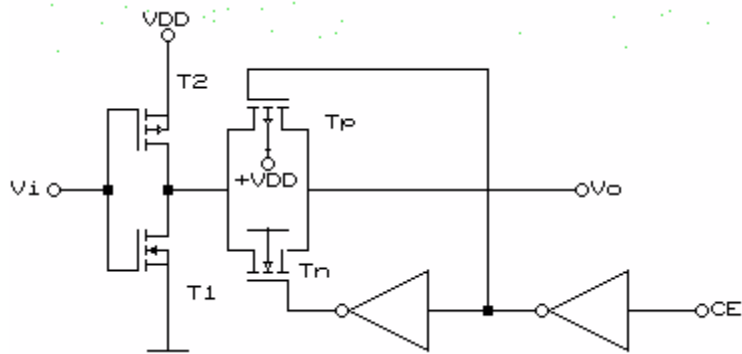
CMOS kapcsoló



I	V_o
0	HiZ
1	V_I

- Ellenpárhuzamosan kapcsolt komplementer tranzisztor-pár
- A kapcsoló a T1 n csatornás és T2 p csatornás tranzisztor
- $V_I = V_{DD}$ mindkét tranzisztor vezérlése nyitó irányú.
- V_{SS} szintű vezérlésnél, mindkettő zár
- A MOS tranzisztorok szimmetrikusak, ezért a source és drain felcserélhető.

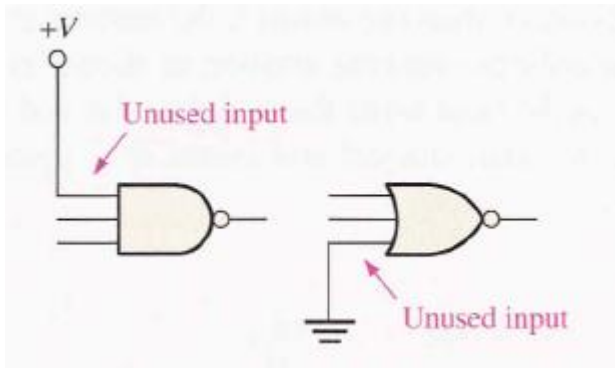
CMOS háromállapotú kimenetek



- Számítógépes rendszerekben – buszrendszerek, amelyeken több eszköz is osztozik, de egyidőben csak egyetlen, áramkör használhatja.
- Háromállapotú kimenetekkel rendelkező áramköröket alkalmazunk.
- Mindig egy egy buszon egyszerre csak egy eszköz lehet aktív!
- Egy vezérlőbemenettel „kikapcsolhatók” a kimenetek (nagy impedanciás módba állíthatók).

CMOS áramkörök

- Nagyon jelentős hátrány, hogy a szabadon hagyott bemenet kapacitása statikusan olyan mértékben feltöltődhet, hogy tönkremehet az áramkör.
- Ez viszont csak a korábbi típusoknál volt így. Ma már az áramkörökön belüli Zener diódás védőkapcsolásokkal gyártják az áramköröket

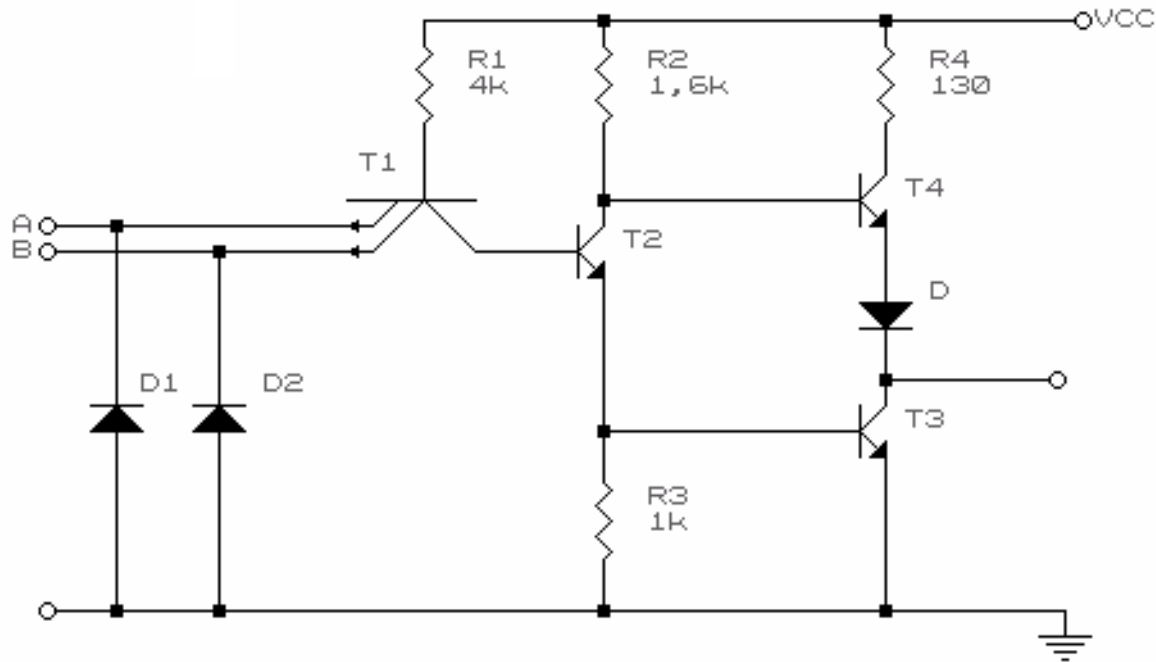


	+ 5 V CMOS	+ 3,3 V CMOS (LV-CMOS)
$V_{IL\ max}$	1,5 V	0,8 V
$V_{IH\ min}$	3,5 V	2 V
$V_{OL\ max}$	0,33 V	0,4 V
$V_{OH\ min}$	4,4 V	2,4 V

$$U_{zvL} = V_{beL\ max} - V_{kiL\ max} = 1,5 - 0,33 = 1,17\ V$$
$$U_{zvH} = V_{kiH\ min} - V_{beH\ min} = 4,4 - 3,5 = 0,9\ V$$

TTL rendszerű kapuk

A *normál* TTL sorozat alap kapuja a NAND (NEM-ÉS) kapu



- **több emitter** -es (multi emitter) **bemenet** (T1 tranzisztor),
- **vezérlő** fokozat (T2 tranzisztor);
- a **kimeneti** (totem-pole) fokozatt (T3, T4 tranzisztorok, totem-pole).

TTL NAND kapu jellemzői

- $V_{IL\ max}=0,8\ V$

- $V_{IH\ min}=2,0\ V$

- $V_{OL\ max}=0,4\ V$

- $V_{OH\ min}=2,4\ V$

$$I_{kiL\ max}=16\ mA$$

$$I_{kiH\ max}=0,4\ mA$$

$$I_{beLx}=1,6\ mA$$

$$I_{beH}=40\ \mu A$$

$$M_L = V_{IL\ max} - V_{OL\ max} = 0,8 - 0,4 = 0,4\ V$$

$$M_H = V_{OH\ min} - V_{IH\ min} = 2,4 - 2,0 = 0,4\ V$$

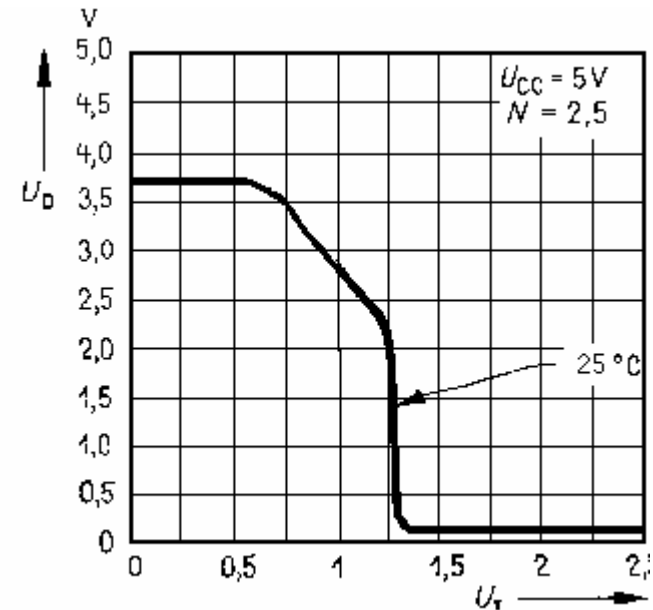
- A tipikus fan-out érték $FO=10$

- Az átlagos jelterjedési idő $t_{pd} = 10\ ns$

- **0** szintnél a kapu áramfelvétele $\sim 3\ mA$, az **1** szintnél pedig $\sim 1\ mA$

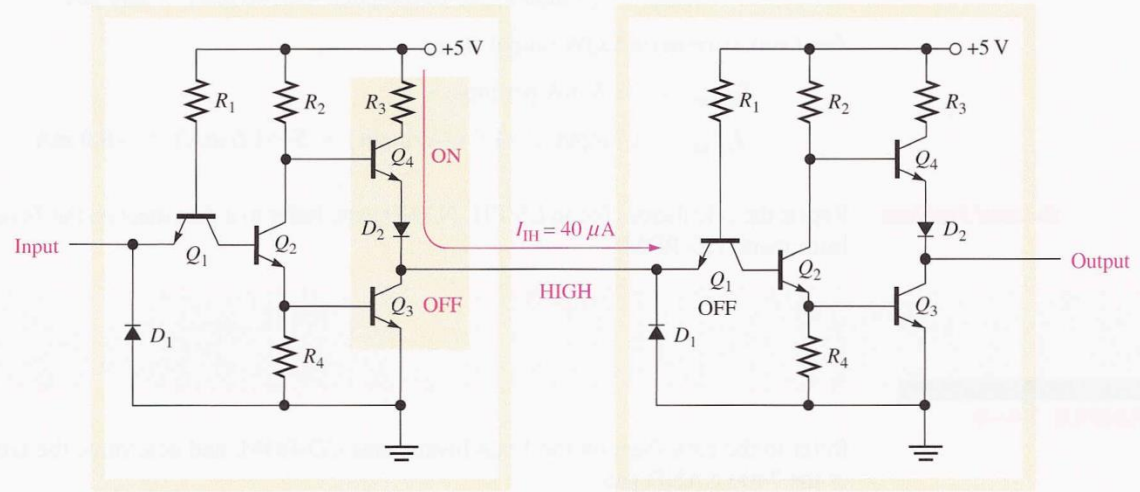
$$I_{cc} = (I_{ccL} + I_{ccH}) / 2 = 2\ mA$$

- **Teljesítményfelvétel** $P_d = 2\ mA \times 5\ V = 10\ mW$

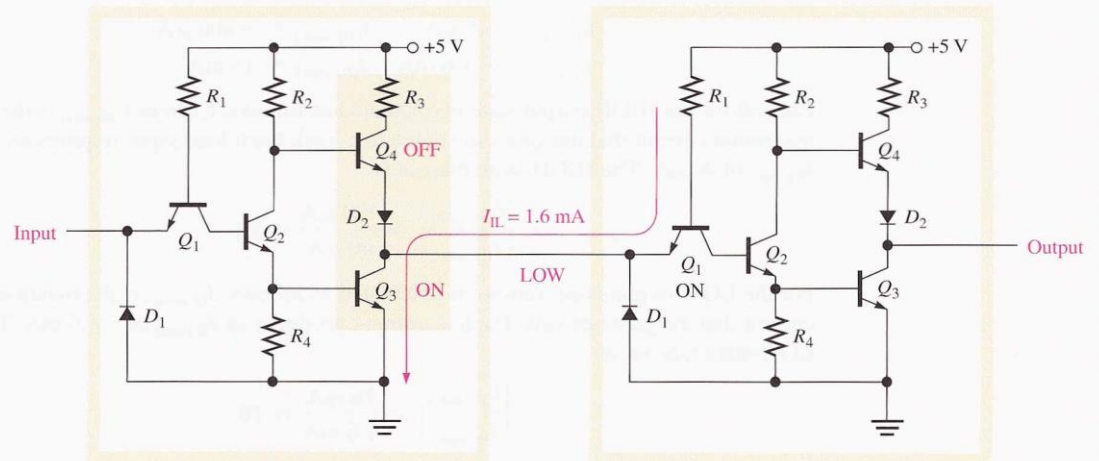


TTL NAND kapu jellemzői

- $I_{kiLmax} = 16\text{mA}$
- $I_{kiHmax} = 0,4\text{mA}$
- $I_{beLx} = 1,6\text{mA}$
- $I_{beH} = 40\mu\text{A}$

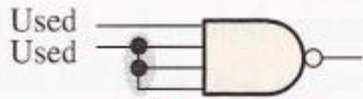


(a) Current sourcing (I_{IH} value is maximum)



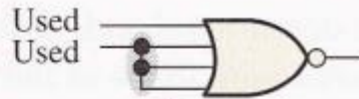
(b) Current sinking (I_{IL} value is maximum)

Nem használt bemenetek



Two unused inputs
connected to one used input

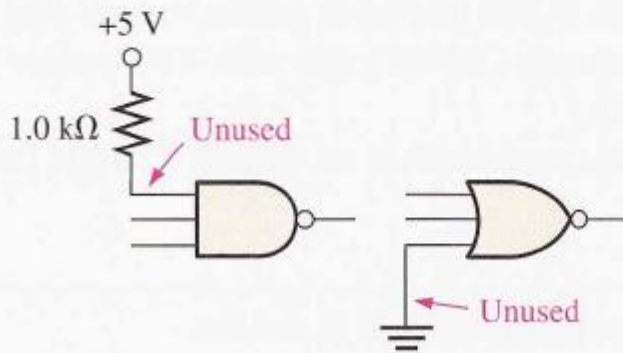
This connection counts as:
1 unit load in LOW state
3 unit loads in HIGH state



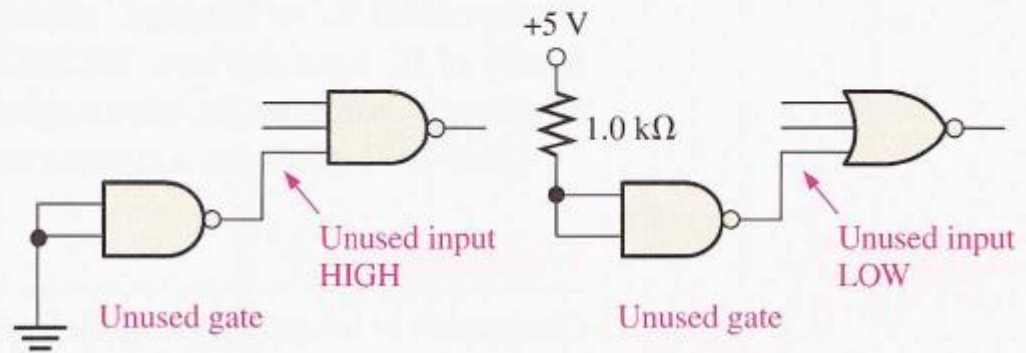
Two unused inputs
connected to one used input

This connection counts as:
3 unit loads in LOW state
3 unit loads in HIGH state

(a) Tied-together inputs



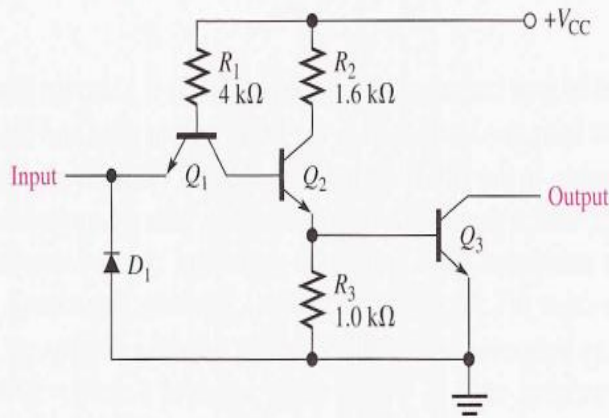
(b) Inputs to V_{CC} or ground



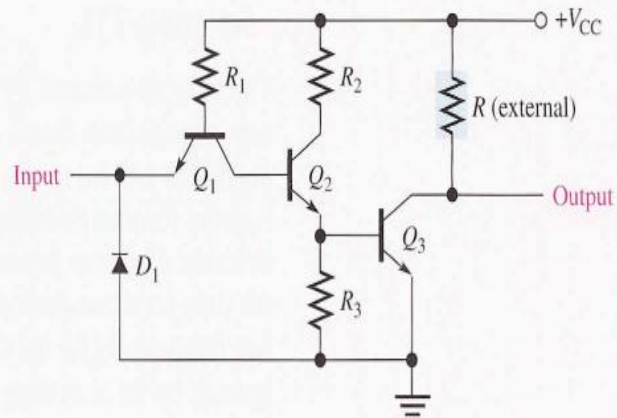
(c) Inputs to unused output

Nyitott kollektoros kimenetek

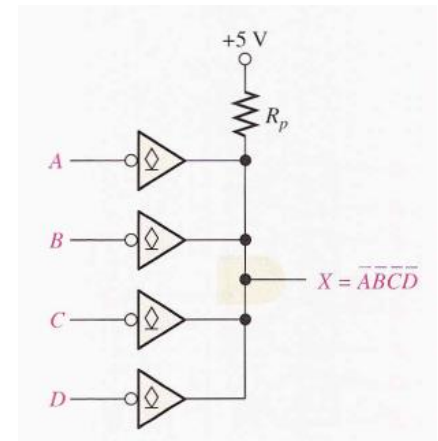
- sok kimenetet egyetlen ÉS, esetleg VAGY kapu bemeneteire kötni
- *open collector*
- több ilyen kapu kimenetét összekötjük, - ún. *huzalozott ÉS kapcsolat*



(a) Open-collector inverter circuit

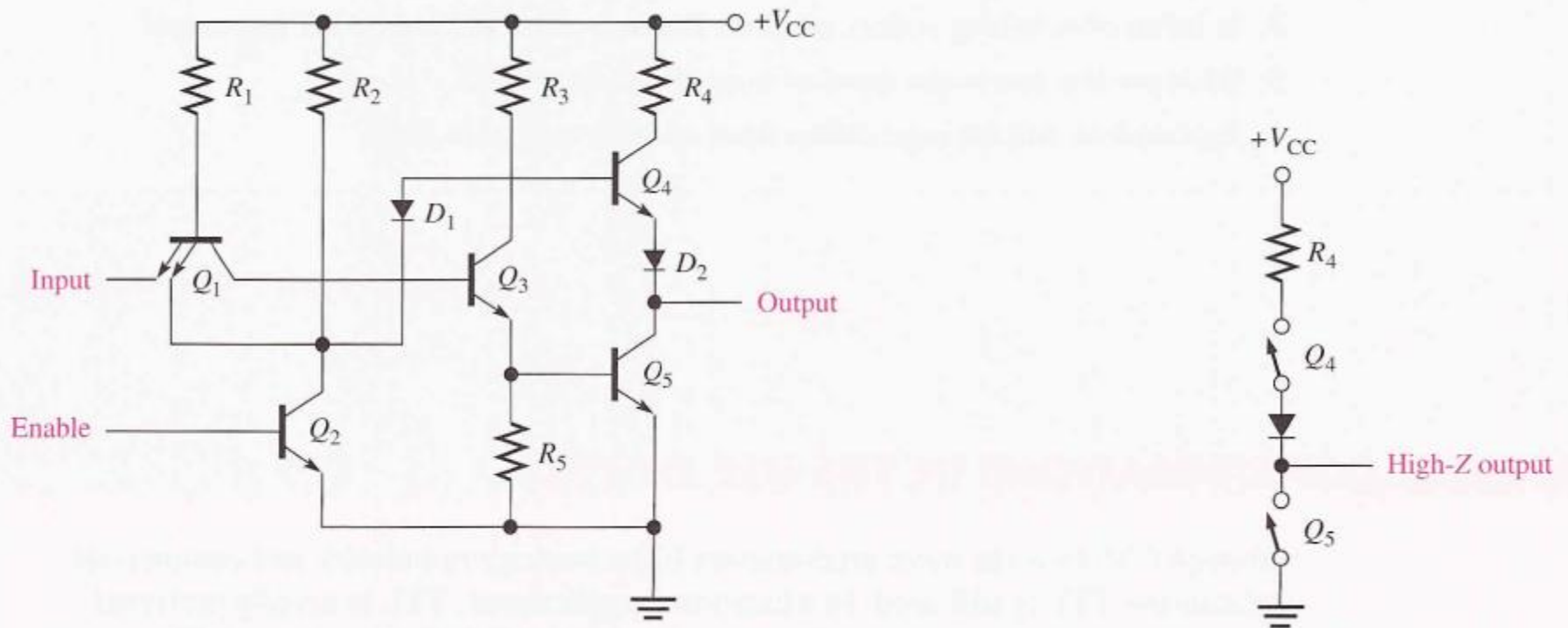


(b) With external pull-up resistor



Háromállapotú (tristate) kimenetek

- „kikapcsolhatók” kimenetek (nagy impedanciás módba állíthatók).
- $EN = 1$



TTL család

- TTL standard 74,
 - LP-TTL, HTTL, LV-TTL
- TTL Schottky 74S
 - 74LS, 74AS, 74ALS, 74F

Paraméterek	Séria					
	74	74S	74LS	74AS	74ALS	74F
V_{OHmin}	2,4 V	2,7 V	2,7 V	2,7 V	2,7 V	2,7 V
V_{OLmax}	0,4 V	0,5 V	0,5 V	0,5 V	0,5 V	0,5 V
V_{IHmin}	2,0 V	2,0 V	2,0 V	2,0 V	2,0 V	2,0 V
V_{ILmax}	0,8 V	0,8 V	0,8 V	0,8 V	0,8 V	0,8 V
I_{OHmin}	- 0,4 mA	- 1,0 mA	- 0,4 mA	-2,0 mA	- 0,4 mA	- 1,0 mA
I_{OLmin}	16 mA	20 mA	8 mA	20 mA	4 mA	20 mA
I_{IHmax}	40 μ A	50 μ A	20 μ A	20 μ A	20 μ A	20 μ A
I_{ILmax}	- 1,6 mA	-2,0 mA	- 0,4 mA	- 0,6 mA	- 0,2 mA	- 0,6 mA
t_p	10 ns	3 ns	10 ns	1,5 ns	4 ns	2,5 ns
P_d	10 mW	20 mW	2 mW	20 mW	1 mW	4 mW